

DE19648562

Method and device for current monitoring of semiconductor circuits

Publication date:	1998-05-27
Inventor(s):	ZAMETZKY KLAUS (DE)
Applicant(s):	SEMIKRON ELEKTRONIK GMBH (DE)

Abstract:

19648562 A1

Current monitoring for power semiconductor circuits

A protective device for power semiconductors is presented, which detects overcurrents as well as short circuits and ground contacts of a power semiconductor circuit array by dynamically analyzing the flow voltages of the semiconductor circuits used and turns them off before overheating occurs in order to protect them from damage. In comparison to the overcurrent monitoring attributable to the state of the art, it is not necessary to monitor and analyze the flow voltage for each switch, but only to monitor and analyze a voltage that according to the invention is automatically derived from the semiconductor switch that has the highest flow voltage in the array.

Die Erfindung beschreibt eine Stromüberwachung für Halbleiterbauelemente in Schaltungsanordnungen, insbesondere für Leistungshalbleiterbauelemente nach den Merkmalen des Oberbegriffes des Anspruchs 1. Stromüberwachungen, insbesondere Überstromüberwachungen sind mehrfach aus der Literatur durch Beschreiben ihrer Anordnungen bekannt.

Die dem Stand der Technik zuordenbaren Vorveröffentlichungen beschränken sich hauptsächlich auf die Verbesserung der Kurzschlußbeständigkeit von Leistungsschaltern. Dabei wird immer von dem geöffneten oder dem geschlossenen Stromkreis des Halbleiterschalters ausgegangen. In DE 44 10 978 A1 wird beispielhaft ein Verfahren und eine dazu vorgestellte Schaltung zur Verbesserung der Kurzschlußfestigkeit eines bipolaren IGBT vorgestellt. Durch Einbinden eines MOSFET in den Gate-Ansteuerkreis wird der Stromfluß im Kurzschlußfall begrenzt.

Die dem Stand der Technik entsprechenden Treiber für Halbbrücken- und Vollbrücken-Schaltungen arbeiten mit dem Spannungsabfall über extra vorgesehene Shunt- Widerstände. Das ist insbesondere bei Hochleistungsschaltern unwirtschaftlich, denn dafür geeignete Widerstände sind teuer und die auftretende Verlustleistung muß abgeführt werden, was die Leistungsfähigkeit der Schaltungsanordnung einengt und den Wirkungsgrad der Anordnung verschlechtert.

Fig. 1 zeigt den Stand der Schaltungstechnik. Im Blockschaltbild wird die Ansteuerschaltung eines einzelnen Leistungsschalters mit integrierter Kurzschlußüberwachung dargestellt. **Fig. 1** stellt dabei einen Teil aus dem Zusammenhang der Gesamtheit aller parallel oder in Reihe geschalteten weiteren Leistungsschalter der gleichen Art herausgelöst und in gleicher Weise nur den für die Erfindung maßgebenden Teil der Ansteuerung der Gesamtschaltungsanordnung dar.

Die Überwachung des Betriebsstromes des beispielhaft dargestellten MOSFET (MOS1) erfolgt durch die Messung des Spannungsabfalles über den in Reihe geschalteten Widerstand (Rshunt). Dieser Spannungsabfall ist proportional zu dem Stromfluß über den Leistungsschalter (MOS1). Vz stellt die Gleichstromversorgung (beispielhaft eine Batterie über einen Zwischenkreis) und Rlast den Arbeitswiderstand (z. B. Motorantrieb) dar. Bei Einsatz von mehreren Schaltern in einer Schaltungsanordnung (Halb- oder Vollbrücken) ergeben sich für jeden einzelnen Schalter die erforderlichen Leitungen von den Treibern zu der Steuerelektronik, zudem ist eine relativ aufwendige Auswertung notwendig, da jeder Schalter für sich zu überwachen ist.

Die vorliegende Erfindung hat sich die Aufgabe gestellt, eine einfache und preiswerte Erfassung und Übertragung des Betriebsstromwertes zur Kurzschlußüberwachung einer Schaltungsanordnung durch Stromspiegelmessung vorzustellen.

Die Aufgabe wird bei Schaltungsanordnungen mit Leistungshalbleitern der dargestellten Art durch die Maßnahmen des kennzeichnenden Teiles des Anspruchs 1 gelöst, bevorzugte Weiterbildungen werden in den Unteransprüchen beschrieben.

Die erfinderische Lösung wird anhand der **Fig. 2** bis 4 erläutert.

Fig. 2 zeigt eine Prinzipskizze der Betriebsstromüberwachung durch Uds-Erfassung nach dem Stand der Technik.

Fig. 3 zeigt ein Prinzipschaltbild einer gesamten Vollbrückenschaltung mit Uds-Erfassung nach dem Stand der Technik.

Fig. 4 stellt die erfinderische Lösung der Uds-Überwachung einer gesamten Leistungsschalter-Vollbrücke dar.

Fig. 2 zeigt eine Prinzipskizze einer Betriebsstromüberwachung durch Uds-Erfassung. Vz stellt in dieser Skizze die Stromversorgung über einen Zwischenkreis dar. Bei Einsatz eines IGBT ergibt sich analog eine Uce-Erfassung. Der Zusammenhang zwischen Stromfluß und Spannungsabfall ist durch die Ausgangskennlinie des verwendeten Leistungshalbleiterbauelementes bestimmt.

Übersteigt der Spannungsabfall Uds an MOS1 in dessen eingeschaltetem Zustand, also seine Flußspannung U_f , einen kritischen Wert, so muß aufgrund der Ausgangskennlinie von MOS1 auch dessen Drainstrom einen kritischen Wert übersteigen (Überstrom). Um in solch einem Falle den MOS1-Schalter zu schützen, schaltet der den MOS1 steuernde Treiber selbständig ab. Eine Auswertung der Uds- Spannungswerte darf nur bei eingeschaltetem Leistungsschalter erfolgen. Für eine entsprechende Logik im Treiber ist zu sorgen, sie muß vorhanden sein.

In sehr vielen Schaltungsanordnungen ist dem Treiber, bzw. sind den Treibern, eine Steuerelektronik überlagert. Der Treiber muß dieser übergeordneten Steuerelektronik einen aufgetretenen Überstrom in Form eines daraus resultierendem Fehlersignals melden, um entsprechend sinnvoll elektronisch reagieren zu können. Bei komplexen Strukturen, wie Halb- oder Vollbrückenschaltungen, ist der erforderliche Schaltungsaufwand erheblich, da mehrere Treiber zum Einsatz kommen und in jedem Treiber eine Überwachungsschaltung für die Flußspannung des nachgeschalteten Halbleiterschalters mit entsprechender Logik vorzusehen und von jedem Treiber eine Meldeleitung zur Steuerelektronik vorzusehen ist.

Fig. 3 zeigt ein Prinzipschaltbild einer gesamten Vollbrückenschaltung mit einer Uds-Erfassung nach dem Stand der Technik. Über eine Steuerelektronik, hier beispielhaft als Microcontroller skizziert, werden die vier Treiber, je zwei für die TOP- und BOTTOM-Ansteuerung, der vier Leistungsschalter (MOS1 bis MOS4) angesteuert. Die Übertragung eines möglichen Fehlersignales der Treiber in BOTTOM-Position kann sehr einfach erfolgen, da diese das gleiche Bezugspotential besitzen, wie die Steuerelektronik. Das Bezugspotential der Treiber in TOP-Position liegt auf dem Source-Potential der Schalttransistoren in TOP-Position und springt bei jedem Schaltvorgang bis auf Zwischenkreisniveau (Vz). Die Überwachungsschaltung im Treiber muß dann mit diesem Potential mitspringen.

Aufwendig ist die Übertragung eines Fehlersignales vom springenden TOP-Bezugsspannungspotential auf das ruhende Potential der überlagerten Steuerelektronik des hier skizzierten Microcontrollers. Üblicherweise geschieht dies induktiv über Signaltransformatoren oder durch Optokoppler. Die Stromversorgung der TOP-Treiberstufe kann durch DC/DC-Wandler oder Bootstrapschaltung realisiert werden.

Fig. 4 skizziert die erfinderische Lösung der Uds- Überwachung am Beispiel einer gesamten Vollbrücke mit Leistungsschaltern. Analog der **Fig. 3** sind auch hier vier Leistungsschalter (MOS1 bis MOS4) in der Anordnung zusammengeschaltet. Die Stromversorgung erfolgt aus dem Zwischenkreis (Vz), die Pulsspannungsquellen (V1 bis V4) veranschaulichen die Treiberendstufen der vier Positionen.

Zur Realisierung des Erfordernisses des Messens der Uds- Spannung des beispielhaft herausgegriffenen TOP-Schal-

ters (MOS1) nur in dessen eingeschaltetem Zustand ist eine Erweiterung der Ansteuerbeschaltung dieses Leistungsschalters erforderlich. Durch eine Diode (D1), drei Widerstände (R1, R2, R3) und einen, z. B. bipolaren, Transistor (Q1) wird diese Beschaltung realisiert. Wir betrachten den Zeitpunkt, in dem durch den Treiber keine Steuerspannung (U_{gs}) an den Leistungsschalter (MOS1) gelegt ist, hier ist $V_1 = 0$ Volt. Der Leistungsschalter (MOS1) ist ausgeschaltet. Jetzt befinden sich die Diode (D1) und der Transistor (Q1) im Sperrzustand, der Kollektorstrom (von Q1) ist vernachlässigbar klein. 5

Bei Freigabe der Gate- Source- Spannung über den Treiber (V1) steuert der Leistungsschalter (MOS1) nach Erreichen der Einschaltsschwelle durch. Zu diesem Zeitpunkt fließt über den Widerstand (R2) ein Strom in die Diode (D1) in Durchlaßrichtung sowie über den Widerstand (R3) in den Emitter des Transistors (Q1). Der Kollektorstrom (I_c von Q1) errechnet sich wie folgt:

Aus $I_c(Q1) \gg I_b(Q1)$ folgt:

$$I_c(Q1) = (U_{ds}(MOS1) + U_f(D1) - U_{be}(Q1))/R3$$

I_c = Kollektorstrom

I_b = Basisstrom

U_{be} = Basis/Emitter-Spannung

U_f = Durchlaßspannung der Diode

Bei gleichartig aus Silizium aufgebauten pn-Übergängen des Transistors (Q1) und der Diode (D1) kompensieren sich die Flußspannungen (U_f) der Diode (D1) und der Basis- Emitter-Strecke (U_{be}), auch bei Temperatureingang, daraus folgt: 20

$$U_f(D1) = U_{be}(Q1)$$

$I_c(Q1) = U_{ds}(MOS1)/R3$ bei $R3 = R11$ ergibt sich dann:

$$U(R11) = U_{ds}(MOS1).$$

Der Mechanismus der Leistungsschalter in der BOTTOM-Position (MOSFET2) ist analog.

$U(R11) + U_f(D3) = U_{ds}(MOS2) + U_f(D2)$, mit $U_f(D3) = U_f(D2)$ folgt:

$$U(R11) = U_{ds}(MOS2).$$

Bei Betrieb der gesamten Vollbrücke sind entweder die Leistungstransistoren (MOS1) und (MOS4) oder die Leistungstransistoren (MOS2) und (MOS3) leitend. Durch die Verschaltung der Kollektoren von Q1 und Q2 mit den Kathoden von D3 und D6 erreicht man eine analoge Disjunktion (analoge Maximalwertbildung) der abgeleiteten Flußspannungen aller Halbleiterschalter, so daß die Spannung über R11 gleich der höchsten U_{ds} -Spannung in der gesamten Schaltung der Vollbrücke ist. 35

Der schaltungstechnische Aufwand reduziert sich im Vergleich zu Lösungen nach dem Stand der Technik erheblich, da die U_{ds} -Überwachungsschaltung zusammen mit der erfinderischen Logik nur einmal pro Schaltungsanordnung erforderlich ist. Zusätzlich entfällt das Übertragen des Fehlersignals von den Treibern zur Steuerelektronik, was bekannterweise besonders für die Treiber in TOP-Positionen sehr aufwendig ist. 40

Eine U_{ds} -Messung erfolgt nur bei eingeschaltetem Leistungstransistor und durch Kontrolle einer einzigen Spannung wird die gesamte Vollbrücke überwacht. Prinzipiell kann diese erfinderische Schaltungsanordnung auch in Halbbrücken und Einzelschaltern angewandt werden. Geringfügig modifiziert ist sie gleichfalls bei Drehstrombrücken einsetzbar.

Beim Betrieb der Vollbrücke kann es, bedingt durch Schaltverzögerungen der Leistungshalbleiterschalter oder durch parasitäre Effekte zu Störimpulsen an R11 kommen. Zur Filterung solcher Störungen ist eine dem Stand der Technik entsprechende Schaltung zur Ableitung von V_{sense} aus $U(R11)$ erforderlich. Diese wird erfindungsgemäß aus nur einer einzigen in Fig. 4 beispielhaft dargestellten Klemm- und Filterschaltung zur Entstörung der gesamten Vollbrücke gebildet, sie besteht aus dem Widerstand R12, den Dioden D7 und D8, der Kapazität C1 sowie dem Grenzwertgeber V_{grenz} . 45

Die erfinderische Lösung kann neben der Überstromüberwachung auch zur Erfassung der Schaltströme herangezogen werden. Der Zusammenhang zwischen Stromfluß (Drain- oder Kollektorstrom) und dem Spannungsabfall (Drain-Source- bzw. Kollektor- Emitter-Spannung) wird bei vielen Halbleiterbauelementen von der Steuerspannung und der Temperatur beeinflusst. Bei den hier dargestellten MOSFET-Schaltern ist der Spannungsabfall über dem eingeschalteten MOSFET ($U_{ds} = U_f$) abhängig von seinem Drainstrom, von seiner Steuerspannung U_{gs} und der Kristalltemperatur (Temp.). 50

$$U_{ds} = f(I_d, U_{gs}, Temp).$$

Die Steuerspannung U_{ds} wird durch den Treiber vorgegeben und ist daher bekannt. Durch Erfassen der Temperatur der Halbleiterschalter, was ohnehin empfehlenswert ist und aus Betriebssicherheitsgründen für die Schaltungsanordnung geschehen sollte, ist es möglich, den tatsächlichen Stromfluß über die Drain- Strecke bei Einsatz von MOSFET, bzw. Kollektor-Strecke bei Einsatz von IGBT, zu ermitteln. 60

Die Kompensation des Temperatureinflusses auf den Spannungsabfall über den Halbleiterschalter kann durch ein einfaches analoges Netzwerk oder durch den hier beispielhaft angewendeten Microcontroller erfolgen. Durch die erfinderische Lösung kann eine Überwachungsschaltung auf sehr kostengünstige Weise realisiert werden. 65

Patentansprüche

1. Stromüberwachung für Halbleiterschalter, vorzugsweise in Schaltungsanordnungen der Leistungselektronik,

wie Umrichter, insbesondere bei Einsatz von MOSFET oder IGBT **dadurch gekennzeichnet**, daß für die Stromüberwachung durch Stromspiegelmessung über alle Halbleiterschalter summiert nur eine zu überwachende Kontrollspannung (V_{sense}) für alle in einer Schaltungsanordnung eingesetzten Halbleiterschalter erforderlich ist.

2. Stromüberwachung nach Anspruch 1, dadurch gekennzeichnet, daß

die Stromspiegelmessung für Einzelschalter, Halb- und Vollbrücken anwendbar ist, die Signalübertragung vom springenden TOP-Potential auf das in der Regel ruhende Bezugspotential ermöglicht und mit einer Zusatzschaltung, die lediglich eine Spannung zu verarbeiten hat, den gesamten Lastzweig der elektronischen Schaltungsanordnung überwacht und vor Kurzschluß schützt.

3. Stromüberwachung nach Anspruch 1, dadurch gekennzeichnet, daß die Schaltstrukturen, die zur Entstörung von V_{sense} erforderlich sind, wie Filter- (R12, C1) und Klemmschaltungen (D7, D8, Vgrenz), nur einmal für die gesamte Schaltungsanordnung benötigt werden, obwohl alle Halbleiterschalter der Anordnung gleichzeitig überwacht werden.

4. Stromüberwachung nach Anspruch 2, dadurch gekennzeichnet, daß die Stromspiegelmessung durch Wandlung der Flußspannungen ($U_{f_{top}}$) aller Halbleiterschalter in TOP-Position in von diesen Flußspannungen abgeleitete Ströme ($I_{f_{top}}$) und anschließende Rückwandlung dieser Ströme ($I_{f_{top}}$) in Spannungen ($U_{fp_{top}}$) auf der BOTTOM-Bezugsspannungspotentialebene (GND) und analoge Disjunktion dieser Spannungen ($U_{fp_{top}}$) mit den von den Flußspannungen der BOTTOM-Schalter ($U_{f_{bot}}$) abgeleiteten Spannungen ($U_{fp_{bot}}$) erfolgt, so daß das analoge Disjunktionsprodukt eine Spannung (V_{sncsc}) ergibt, die wiederum von der Flußspannung desjenigen Halbleiterschalters abgeleitet ist, der die höchste Flußspannung in der zu überwachenden Anordnung aufweist.

5. Stromüberwachung nach Anspruch 4, dadurch gekennzeichnet, daß sich $U_{fp_{top}}$ proportional zu $U_{f_{top}}$ und $U_{fp_{bot}}$ proportional zu $U_{f_{bot}}$ verhalten und unter Berücksichtigung von Steuerspannung und Kristalltemperatur der Halbleiterschalter sowie Auswertung von V_{sense} der maximale Schalterstrom in der zu überwachenden Anordnung ermittelt wird.

6. Stromüberwachung nach Anspruch 4, dadurch gekennzeichnet, daß die Wandlung der Flußspannung des jeweiligen TOP-Schalters ($U_{f_{top}}$) in einen dazu proportionalen Strom ($I_{f_{top}}$) durch das Steuersignal des Halbleiterschalters gelenkt wird, so daß der Strom $I_{f_{top}}$ ein Abbild des Spannungsabfalles über dem Halbleiterschalter ausschließlich in dessen eingeschaltetem Zustand ist.

7. Stromüberwachung nach Anspruch 4, dadurch gekennzeichnet, daß die Ableitung von $U_{fp_{bot}}$ aus der Flußspannung $U_{f_{bot}}$ des jeweiligen Halbleiterschalters in BOT-Position durch das Steuersignal des Halbleiterschalters gelenkt wird, so daß die Spannung $U_{fp_{bot}}$ ein Abbild des Spannungsabfalles über dem Halbleiterschalter ausschließlich in dessen eingeschaltetem Zustand ist.

8. Stromüberwachung nach Anspruch 5, dadurch gekennzeichnet, daß die Schaltstruktur für die Ableitung von $U_{fp_{bot}}$ aus $U_{f_{bot}}$ eine Diode D2, bzw. D5, aufweist, die im Sperrzustand des Halbleiterschalters MOS2, bzw. MOS4, die im allgemeinen hohe Sperrspannung abtrennt.

9. Stromüberwachung nach Anspruch 5, dadurch gekennzeichnet, daß die Schaltstruktur für die Ableitung der Spannung $U_{fp_{bot}}$ aus $U_{f_{bot}}$ eine Diode D3, bzw. D6, enthält, welche die Flußspannung von D2, bzw. D5, kompensiert und sich $U_{fp_{bot}}$ gleich $U_{f_{bot}}$ einstellt, wobei diese Diode gleichzeitig der analogen Disjunktion von $I_{f_{top}}$ mit $U_{fp_{bot}}$ dient.

10. Stromüberwachung nach Anspruch 6, dadurch gekennzeichnet, daß die Schaltstruktur ihr die Wandlung der Flußspannung $U_{f_{top}}$ in $I_{f_{top}}$ eine Diode D1, bzw. D4, aufweist, die im Sperrzustand des Halbleiterschalters die im allgemeinen vergleichsweise hohe Sperrspannung über diesem Halbleiterschalter von der Wandelstruktur trennt.

11. Stromüberwachung nach Anspruch 6, dadurch gekennzeichnet, daß die Schaltstruktur für die Wandlung der Flußspannung $U_{f_{top}}$ in $I_{f_{top}}$ einen Transistor Q1, bzw. Q2, mit einem äußeren Emitterwiderstand R4, bzw. R8, aufweist, die so verschaltet sind, daß der Spannungsabfall über der Steuerstrecke die Flußspannung von D1, bzw. D4, kompensiert wird und der Spannungsabfall über R4, bzw. R8, gleich der Flußspannung über dem Halbleiterschalter MOS1, bzw. MOS3, ist.

12. Stromüberwachung nach Anspruch 11, dadurch gekennzeichnet, daß der Transistor Q1, bzw. Q2, den im Wandeldkreis fließenden Strom $I_{f_{top}}$ aufgrund seines Stromquellencharakters weitgehend unabhängig vom springenden TOP-Bezugsspannungspotential in einen Bürdenwiderstand (R11) einprägt, so daß der Spannungsabfall an diesem Bürdenwiderstand proportional zur Flußspannung des Halbleiterschalters MOS1, bzw. MOS3, ist.

Hierzu 3 Seite(n) Zeichnungen

- Leerseite -

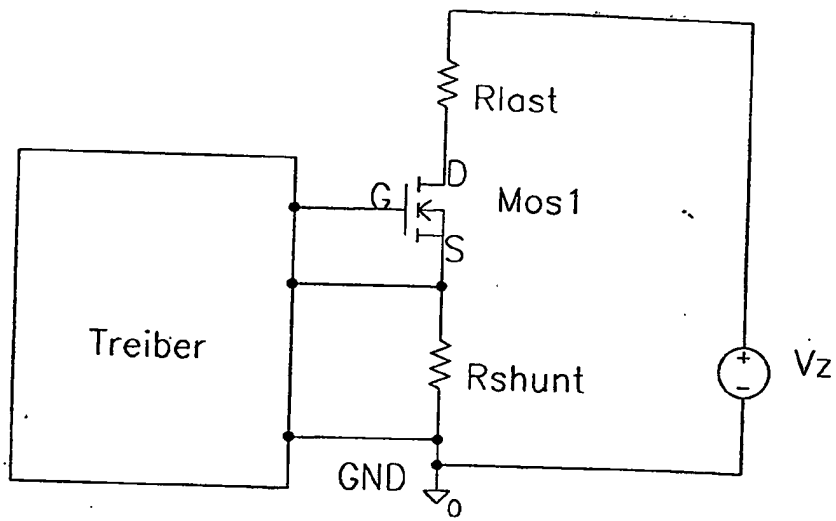


Fig. 1

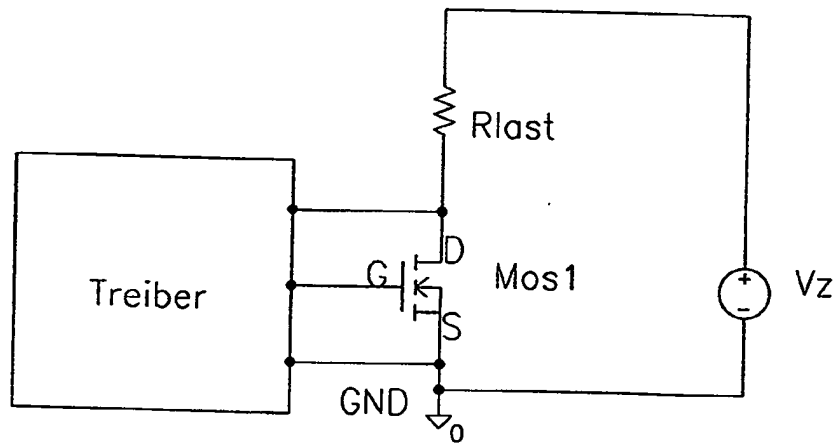


Fig. 2

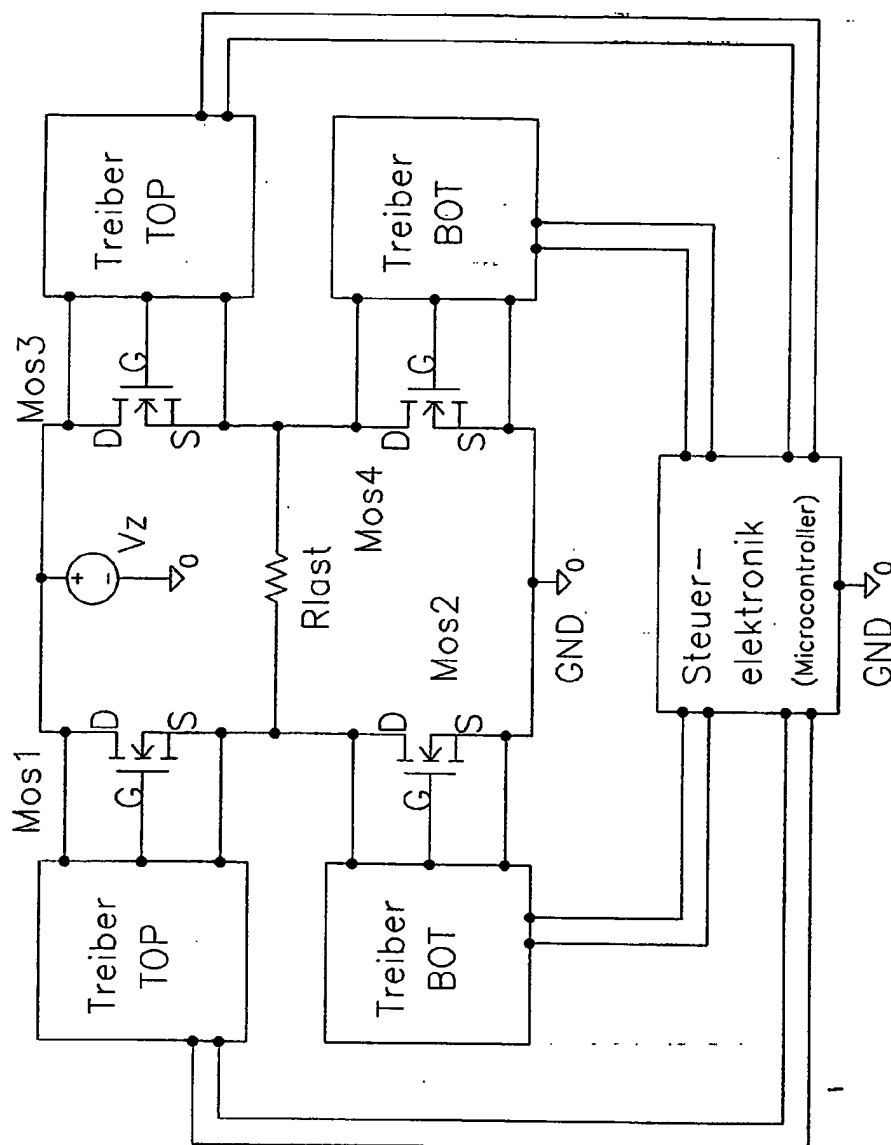


Fig. 3

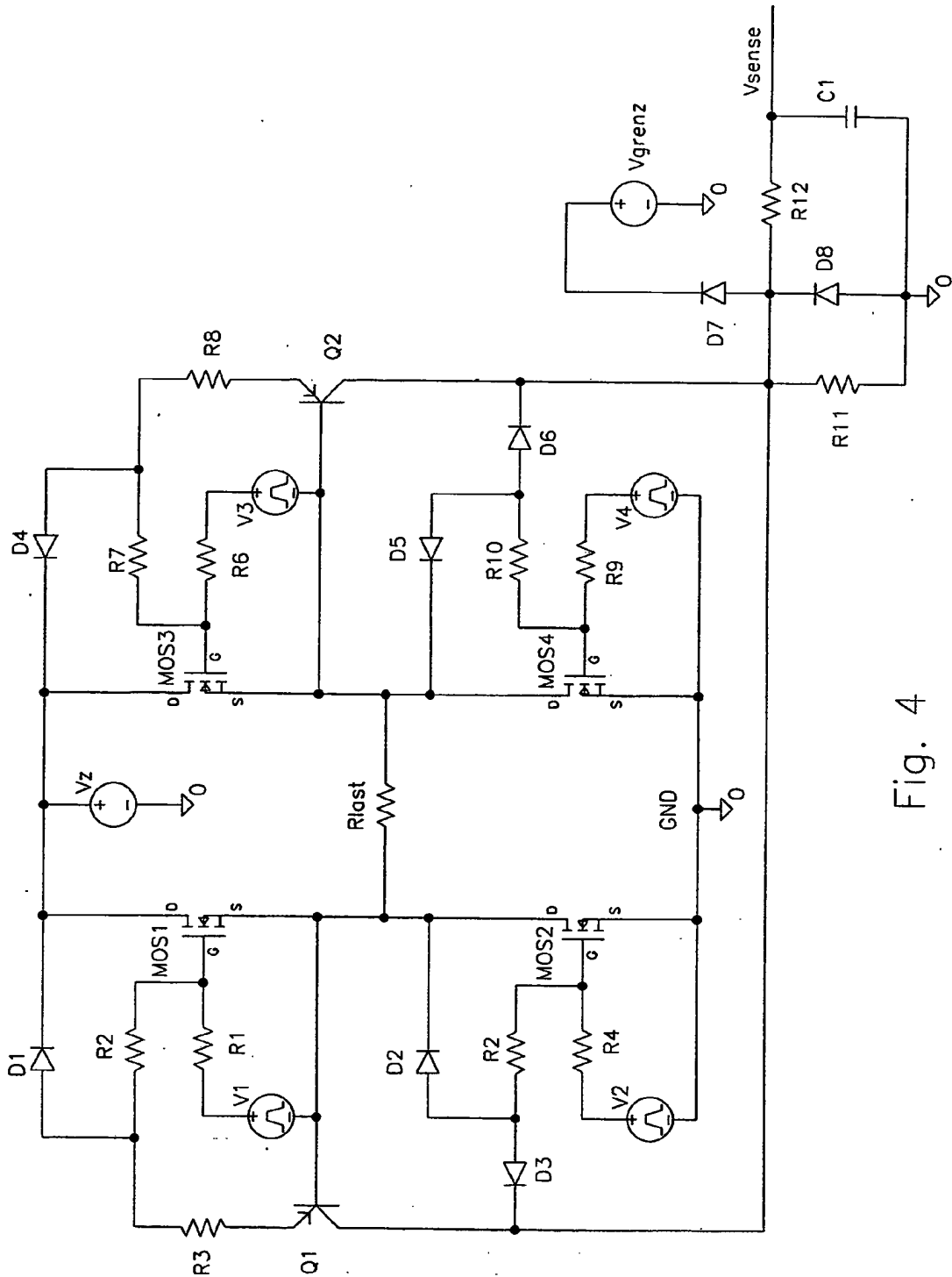


Fig. 4



⑮ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Pat ntschrift
⑩ DE 196 48 562 C 2

⑤ Int. Cl. 7:
H 03 K 17/082
H 02 H 7/12
H 02 H 9/02

⑳ Akt nzeichen: 196 48 562.2-31
㉑ Anmeldetag: 23. 11. 1996
㉒ Offenlegungstag: 4. 6. 1998
㉓ Veröffentlichungstag
der Patenterteilung: 15. 2. 2001

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

㉔ Patentinhaber:
Semikron Elektronik GmbH, 90431 Nürnberg, DE

㉕ Erfinder:
Zametzky, Klaus, 90556 Seukendorf, DE

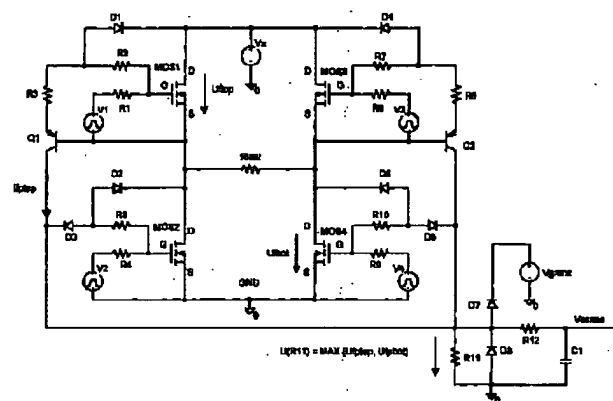
㉖ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

DE 44 10 978 A1
DE 44 05 482 A1
EP 05 96 472 A2

Firmenschrift der Fa. Semikron International:
Semidriver, 01/95, S. 1-8;

㉗ Verfahren und Vorrichtung zur Stromüberwachung für Halbleiterschaltungen

㉘ Verfahren zur Stromüberwachung für Halbleiterschalter in Halb- oder Vollbrücken, vorzugsweise in Schaltungsanordnungen der Leistungselektronik, bestehend aus Schaltern in TOP- und BOTTOM-Positionen, insbesondere bei Einsatz von MOSFET- oder IGBT-Schaltern, gekennzeichnet durch eine Wandlung der Flußspannungen $U_{f_{top}}$ aller Halbleiterschalter in TOP-Position in von diesen Flußspannungen abgeleitete Ströme $I_{fp_{top}}$ und anschließende Rückwandlung dieser Ströme $I_{fp_{top}}$ in Spannungen $U_{fp_{top}}$ auf der BOTTOM-Bezugsspannungsebene GND und analoge Disjunktion dieser Spannungen $U_{fp_{top}}$ mit den von den Flußspannungen der BOTTOM-Schalter $U_{f_{bot}}$ abgeleiteten Spannungen $U_{fp_{bot}}$, so daß das analoge Disjunktionsprodukt eine Spannung $U(R11)$ ergibt, die wiederum von der Flußspannung desjenigen Halbleiterschalters abgeleitet ist, der die höchste Flußspannung in der zu überwachenden Anordnung aufweist.



DE 196 48 562 C 2

DE 196 48 562 C 2

Die Erfindung beschreibt ein Verfahren und eine zur Realisierung dieses Verfahrens notwendige Vorrichtung zur Stromüberwachung für Halbleiterbauelemente in Schaltungsanordnungen, insbesondere für Leistungshalbleiterbauelemente, nach den Merkmalen des Oberbegriffes des Anspruches 1, wie aus dem Katalog "SEMIDRIVER" der Fa. SEMIKRON von 1/95 bekannt. Stromüberwachungen, insbesondere zur Überstromüberwachung, sind mehrfach aus der Literatur durch Beschreiben ihrer Anordnungen bekannt.

Die dem Stand der Technik zuordenbaren Vorveröffentlichungen beschränken sich hauptsächlich auf die Verbesserung der Kurzschlußbeständigkeit von Leistungsschaltern. Dabei wird immer von dem geöffneten oder dem geschlossenen Stromkreis des Halbleiterschalters ausgegangen. In DE 44 10 978 A1 wird beispielhaft ein Verfahren und eine dazu vorgestellte Schaltung zur Verbesserung der Kurzschlußfestigkeit eines bipolaren IGBT vorgestellt. Durch Einbinden eines MOSFET in den Gate-Ansteuerkreis wird der Stromfluß im Kurzschlußfall begrenzt.

Einige dem Stand der Technik entsprechende Treiber für Halbbrücken- und Vollbrücken-Schaltungen arbeiten mit dem Spannungsabfall über extra vorgesehene Shunt-Widerstände (vgl. z. B. die Fig. 4 der DE 44 06 482 A1). Das ist insbesondere bei Hochleistungsschaltern unwirtschaftlich, denn dafür geeignete Widerstände sind teuer und die auftretende Verlustleistung muß abgeführt werden, was die Leistungsfähigkeit der Schaltungsanordnung einengt und deren Wirkungsgrad verschlechtert.

Fig. 1 zeigt einen solchen Stand der Schaltungstechnik. Im Blockschaltbild wird die Ansteuerschaltung eines einzelnen Leistungsschalters mit integrierter Kurzschlußüberwachung dargestellt. Fig. 1 stellt dabei einen Teil aus dem Zusammenhang der Gesamtheit aller parallel oder in Reihe geschalteten weiteren Leistungsschalter der gleichen Art herausgelöst und in gleicher Weise nur den für die Erfindung maßgebenden Teil der Ansteuerung der Gesamtschaltungsanordnung dar.

Die Überwachung des Betriebsstromes des beispielhaft dargestellten MOSFET (MOS1) erfolgt durch die Messung des Spannungsabfalles über den in Reihe geschalteten Widerstand (Rshunt). Dieser Spannungsabfall ist proportional zu dem Stromfluß über dem Leistungsschalter (MOS1). Vz stellt die Gleichstromversorgung (beispielhaft eine Batterie über einen Zwischenkreis) und Last den Arbeitswiderstand (z. B. Motorantrieb) dar. Bei Einsatz von mehreren Schaltern in einer Schaltungsanordnung (Halb- oder Vollbrücken) ergeben sich für jeden einzelnen Schalter die erforderlichen Leitungen von den Treibern zu der Steuerelektronik, zudem ist eine relativ aufwendige Auswertung notwendig, da jeder Schalter für sich zu überwachen ist.

Fig. 2 zeigt eine Prinzipskizze einer alternativen Betriebsstromüberwachung durch Uds-Erfassung. Vz stellt in dieser Skizze die Stromversorgung über einen Zwischenkreis dar. Bei Einsatz eines IGBT ergibt sich analog eine Uce-Erfassung. Der Zusammenhang zwischen Stromfluß und Spannungsabfall ist durch die Ausgangskennlinie des verwendeten Leistungshalbleiterbauelementes bestimmt.

Übersteigt der Spannungsabfall Uds an MOS1 in dessen eingeschaltetem Zustand, also seine Flußspannung (Uf von MOS1) einen kritischen Wert, so muß aufgrund der Ausgangskennlinie von MOS1 auch dessen Drainstrom einen kritischen Wert übersteigen (Überstrom). Um in solch einem Falle den MOS1-Schalter zu schützen, schaltet der den MOS1 steuernde Treiber selbständig ab. Eine Auswertung der Uds-Spannungswerte darf nur bei eingeschaltetem Lei-

stungsschalter erfolgen. Für eine entsprechende Logik im Treiber ist zu sorgen, sie muß vorhanden sein.

In sehr vielen Schaltungsanordnungen ist dem Treiber (bzw. sind den Treibern) eine Steuerelektronik überlagert. Der Treiber muß dieser übergeordneten Steuerelektronik einen aufgetretenen Überstrom in Form eines daraus resultierenden Fehlersignals melden, um entsprechend sinnvoll elektronisch reagieren zu können. Bei komplexen Strukturen, wie Halb- oder Vollbrückenschaltungen, ist der erforderliche Schaltungsaufwand erheblich, da mehrere Treiber zum Einsatz kommen und in jedem Treiber eine Überwachungsschaltung für die Flußspannung des nachgeschalteten Halbleiterschalters mit entsprechender Logik und von jedem Treiber eine Meldelitung zur Steuerelektronik vorzusehen ist.

Fig. 3 zeigt ein Prinzipschaltbild einer gesamten Vollbrückenschaltung mit einer Uds-Erfassung nach dem Stand der Technik, wie er auch aus dem Katalog "SEMIDRIVER" der Firma SEMIKRON von 1/95 auf Seite 2 im Blockschaltbild ersichtlich ist. Über eine Steuerelektronik, in Fig. 3 beispielhaft als Microcontroller skizziert, werden die vier Treiber, je zwei für die TOP- und BOTTOM-Ansteuerung, der vier Leistungsschalter (MOS1 bis MOS4) angesteuert. Die Übertragung eines möglichen Fehlersignals der Treiber in BOTTOM-Position kann sehr einfach erfolgen, da diese das gleiche Bezugspotential besitzen, wie die Steuerelektronik. Das Bezugspotential der Treiber in TOP-Position liegt auf dem Source-Potential der Schalttransistoren in TOP-Position und springt bei jedem Schaltvorgang bis auf Zwischenkreinsniveau (Vz). Die Überwachungsschaltung im Treiber muß dann mit diesem Potential mitspringen.

Aufwendig ist die Übertragung eines Fehlersignals vom springenden TOP-Bezugspotential auf das ruhende Potential der überlagerten Steuerelektronik des hier skizzierten Microcontrollers. Üblicher Weise geschieht dies induktiv über Signaltransformationen oder durch Optokoppler. Die Stromversorgung der TOP-Treiberstufe kann durch DC/DC-Wandler oder Bootstrapschaltung realisiert werden.

Eine ähnliche Schaltung ist aus der EP 596 472 A2 bekannt. Dort findet jedoch eine Uds-Erfassung nur auf der TOP-Seite statt, so daß Überspannungen an den Halbleiterschaltern der BOTTOM-Seite nicht detektiert werden können.

Die vorliegende Erfindung hat sich die Aufgabe gestellt, ein Verfahren und zu dessen Realisierung eine einfache und preiswerte Vorrichtung zur Erfassung und Übertragung des Betriebsstromwertes zur Kurzschlußüberwachung einer Schaltungsanordnung vorzustellen.

Die Aufgabe wird bei Schaltungsanordnungen mit Leistungshalbleitern der dargestellten Art durch die Maßnahmen des kennzeichnenden Teiles des Anspruches 1. gelöst, bevorzugte Weiterbildungen werden in den Unteransprüchen beschrieben.

Die erfinderische Lösung wird anhand der Fig. 4 erläutert.

Fig. 4 skizziert die erfinderische Lösung der Uds-Überwachung am Beispiel einer gesamten Vollbrücke mit Leistungsschaltern. Analog der Fig. 3 sind wiederum vier Leistungsschalter (MOS1 bis MOS4) in der Anordnung zusammengeschaltet. Die Stromversorgung erfolgt aus dem Zwischenkreis (Vz), die Pulsspannungsquellen (V1 bis V4) sind stellvertretend für die Treiberendstufen (zwei in TOP- und zwei in BOTTOM-Position) dargestellt.

Zur Messung der Uds-Spannung des beispielhaft herausgegriffenen TOP-Schalters (MOS1) nur in dessen eingeschaltetem Zustand ist eine Erweiterung der Beschaltung des TOP-Schalters erforderlich. Durch eine Diode (D1), drei Widerstände (R1, R2, R3) und einen bipolaren Transistor

(Q1) wird diese Beschaltung realisiert. Wir betrachten den Zeitpunkt, in dem durch den Treiber keine Gate-Source-Spannung (U_{GS}) an den TOP-Schalter (MOS1) gelegt ist, hier ist $V_1 = 0$ Volt. Der TOP-Schalter (MOS1) ist ausgeschaltet. Jetzt befinden sich die Diode (D1) und der Transistor (Q1) im Sperrzustand, der Kollektorstrom (von Q1) ist vernachlässigbar klein.

Bei Freigabe der Gate-Source-Spannung über den Treiber (V1) steuert der Leistungsschalter (MOS1) nach Erreichen der Einschaltsschwelle durch. Zu diesem Zeitpunkt fließt über den Widerstand (R2) ein Strom in die Diode (D1) in Durchlaßrichtung sowie über den Widerstand (R3) in den Emitter des Transistors (Q1). Der Kollektorstrom (I_C von Q1) errechnet sich wie folgt:

Aus $I_C(Q1) \gg I_B(Q1)$ folgt:

$$I_C(Q1) = (U_{DS}(MOS1) + U_f(D1) - U_{BE}(Q1))/R3$$

I_C = Kollektorstrom; I_B = Basisstrom

U_{BE} = Basis/Emitter-Spannung

U_f = Durchlaßspannung der Diode

Bei gleichartig aus Silizium aufgebauten pn-Übergängen des Transistors (Q1) und der Diode (D1) kompensieren sich die Flußspannungen (U_f) der Diode (D1) und der Basis-Emitter-Strecke (U_{BE}), auch bei Temperaturgang, daraus folgt:

$$U_f(D1) = U_{BE}(Q1)$$

$$I_C(Q1) = U_{DS}(MOS1)/R3 \text{ bei } R3 = R11 \text{ ergibt sich dann:}$$

$$U(R11) = U_{DS}(MOS1)$$

Der Mechanismus der Leistungsschalter in der BOTTOM-Position (MOSFET2) ist analog.

$$U(R11) + U_f(D3) = U_{DS}(MOS2) + U_f(D2), \text{ mit } U_f(D3) = U_f(D2) \text{ folgt:}$$

$$U(R11) = U_{DS}(MOS2)$$

Bei Betrieb der gesamten Vollbrücke sind entweder die Leistungstransistoren (MOS1) und (MOS4) oder die Leistungstransistoren (MOS2) und (MOS3) leitend. Durch die Verschaltung der Kollektoren von Q1 und Q2 mit den Kathoden von D3 und D6 erreicht man eine analoge Disjunktion (analoge Maximalwertbildung) der abgeleiteten Flußspannungen aller Halbleiterschalter, so daß die Spannung über R11 gleich der höchsten Uds-Spannung in der gesamten Schaltung der Vollbrücke ist.

Der schaltungstechnische Aufwand reduziert sich im Vergleich zu Lösungen nach dem Stand der Technik erheblich, da die Uds-Überwachungsschaltung zusammen mit der erfinderischen Logik nur einmal pro Schaltungsanordnung erforderlich ist. Zusätzlich entfällt das Übertragen des Fehler-signal von den Treibern zur Steuerelektronik, was bekannterweise besonders für die Treiber in TOP-Positionen sehr aufwendig ist.

Eine Uds-Messung erfolgt nur bei eingeschaltetem Leistungstransistor und durch Kontrolle einer einzigen Spannung wird die gesamte Vollbrücke überwacht. Prinzipiell kann diese erfinderische Schaltungsanordnung auch in Halbbrücken und Einzelschaltern angewandt werden, Geringfügig modifiziert ist sie gleichfalls bei Drehstrombrücken einsetzbar.

Beim Betrieb der Vollbrücke kann es, bedingt durch Schaltverzögerungen der Leistungshalbleiterschalter oder durch parasitäre Effekte zu Störpulsen an R11 kommen.

Zur Filterung solcher Störungen ist eine dem Stand der Technik entsprechende Schaltung zur Ableitung von V_{sense} aus $U(R11)$ erforderlich. Diese wird erfindungsgemäß aus nur einer einzigen in Fig. 4 beispielhaft dargestellten Klemm- und Filterschaltung zur Entstörung der gesamten Vollbrücke gebildet, sie besteht aus dem Widerstand R12, den Dioden D7 und D8, der Kapazität C1 sowie dem Grenzwertgeber V_{grenz} .

Die erfinderische Lösung kann neben der Überstromüberwachung auch zur Erfassung der Schaltströme herangezogen werden. Der Zusammenhang zwischen Stromfluß (Drain- oder Kollektorstrom) und dem Spannungsabfall (Drain-Source- bzw. Kollektor-Emitter-Spannung) wird bei vielen Halbleiterbauelementen von der Steuerspannung und der Temperatur beeinflusst. Bei den hier dargestellten MOSFET-Schaltern ist der Spannungsabfall über dem eingeschalteten MOSFET ($U_{DS} = U_f$) abhängig von seinem Drainstrom, von seiner Steuerspannung U_{GS} und der Kristalltemperatur (Temp.).

$$U_{DS} = f(I_D, U_{GS}, Temp)$$

Die Steuerspannung U_{DS} wird durch den Treiber vorgegeben und ist daher bekannt. Durch Erfassen der Temperatur der Halbleiterschalter, was ohnehin empfehlenswert ist und aus Betriebssicherheitsgründen für die Schaltungsanordnung geschehen sollte, ist es möglich, den tatsächlichen Stromfluß über die Drain-Strecke bei Einsatz von MOSFET, bzw. Kollektor-Strecke bei Einsatz von IGBT, zu ermitteln.

Die Kompensation des Temperatureinflusses auf den Spannungsabfall über den Halbleiterschalter kann durch ein einfaches analoges Netzwerk oder durch den hier beispielhaft angewendeten Microcontroller erfolgen. Durch die erfinderische Lösung kann eine Überwachungsschaltung auf sehr kostengünstige Weise realisiert werden.

Patentansprüche

1. Verfahren zur Stromüberwachung für Halbleiterschalter in Halb- oder Vollbrücken, vorzugsweise in Schaltungsanordnungen der Leistungselektronik, bestehend aus Schaltern in TOP- und BOTTOM-Positionen, insbesondere bei Einsatz von MOSFET- oder IGBT-Schaltern, gekennzeichnet durch eine Wandlung der Flußspannungen $U_{f_{top}}$ aller Halbleiterschalter in TOP-Position in von diesen Flußspannungen abgeleitete Ströme $I_{fp_{top}}$ und anschließende Rückwandlung dieser Ströme $I_{fp_{top}}$ in Spannungen $U_{fp_{top}}$ auf der BOTTOM-Bezugsspannungspotentialebene GND und analoge Disjunktion dieser Spannungen $U_{fp_{top}}$ mit den von den Flußspannungen der BOTTOM-Schalter $U_{f_{bot}}$ abgeleiteten Spannungen $U_{fp_{bot}}$ so daß das analoge Disjunktionsprodukt eine Spannung $U(R11)$ ergibt, die wiederum von der Flußspannung desjenigen Halbleiterschalters abgeleitet ist, der die höchste Flußspannung in der zu überwachenden Anordnung aufweist.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß auf der Grundlage des proportionalen Verhaltens von $U_{fp_{top}}$ zu $U_{f_{top}}$ und $U_{fp_{bot}}$ zu $U_{f_{bot}}$ unter Berücksichtigung von Steuerspannung und Kristalltemperatur der Halbleiterschalter sowie Auswertung von $U(R11)$ der maximale Schalterstrom in der zu überwachenden Anordnung ermittelt wird.

3. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Wandlung der Flußspannung $U_{f_{top}}$ des jeweiligen TOP-Schalters in einen dazu proportionalen Strom $I_{fp_{top}}$ durch das Steuersignal dieses TOP-Schal-

ters gelenkt wird, so daß der Strom I_{fp_top} ein Abbild des Spannungsabfalles über diesem TOP-Schalter ausschließlich in dessen eingeschaltetem Zustand ist.

4. Verfahren nach Anspruch 1 oder 3, dadurch gekennzeichnet, daß die Ableitung von U_{fp_bot} aus der Flußspannung U_{f_bot} des jeweiligen Halbleiterschalters in BOTTOM-Position (MOS2 bzw. MOS4) durch das Steuersignal dieses BOTTOM-Schalters gelenkt wird, so daß die Spannung U_{fp_bot} ein Abbild des Spannungsabfalles über diesem BOTTOM-Schalter ausschließlich in dessen eingeschaltetem Zustand ist.

5. Vorrichtung zur Durchführung des Verfahrens nach einem der vorgenannten Ansprüche, dadurch gekennzeichnet, daß die Schaltstruktur für die Wandlung der Flußspannung U_{f_top} in I_{fp_top} des entsprechenden Halbleiterschalters (MOS1 bzw. MOS3) in TOP-Position eine erste Diode (D1 bzw. D4) aufweist, die im Sperrzustand des jeweiligen TOP-Schalters die im allgemeinen vergleichsweise hohe Sperrspannung über diesem TOP-Schalter von der Wandlungsstruktur trennt.

6. Vorrichtung nach Anspruch 5, dadurch gekennzeichnet, daß die Schaltstruktur für die Wandlung der Flußspannungen U_{f_top} in I_{fp_top} der entsprechenden TOP-Schalter (MOS1 bzw. MOS3) einen Transistor (Q1 bzw. Q2) mit einem äußeren Emittterwiderstand (R3 bzw. R8) aufweist, der so verschaltet ist, daß der Spannungsabfall über seiner Steuerstrecke die Flußspannung der ersten Diode (D1 bzw. D4) kompensiert und der Spannungsabfall über den entsprechenden äußeren Emittterwiderstand (R3 bzw. R8) gleich der Flußspannung über diesem TOP-Schalter (MOS1 bzw. MOS3) ist.

7. Vorrichtung nach Anspruch 6, dadurch gekennzeichnet, daß der Transistor (Q1 bzw. Q2) den in dem Emittterwiderstand (R3 bzw. R8) fließenden Strom I_{fp_top} aufgrund seines Stromquellencharakters weitgehend unabhängig vom Source-Potential des TOP-Schalters (MOS1 bzw. MOS3) in einen Bürdenwiderstand (R11) einprägt, so daß der Spannungsabfall an diesem Bürdenwiderstand proportional zur Flußspannung dieses TOP-Schalters (MOS1 bzw. MOS3) ist.

8. Vorrichtung nach einem der Ansprüche 5 bis 7, dadurch gekennzeichnet, daß die Schaltstruktur für die Ableitung der Spannung U_{fp_bot} aus U_{f_bot} die ein Abbild der Flußspannung des entsprechenden Leistungsschalters in BOTTOM-Position ist, eine zweite Diode (D2 bzw. D5) aufweist, die im Sperrzustand des BOTTOM-Schalters (MOS2 bzw. MOS4) die im allgemeinen hohe Sperrspannung über diesem Halbleiterschalter abtrennt.

9. Vorrichtung nach Anspruch 8, dadurch gekennzeichnet, daß die Schaltstruktur für die Ableitung der Spannung U_{fp_bot} aus U_{f_bot} , die ein Abbild der Flußspannung des Leistungsschalters in BOTTOM-Position ist, eine dritte Diode (D3 bzw. D6) enthält, welche die Flußspannung der zweiten Diode (D2 bzw. D5) kompensiert und gleichzeitig der analogen Disjunktion der von den Flußspannungen der Leistungsschalter in TOP-Position abgeleiteten Spannungen U_{fp_top} mit den Flußspannungen der Leistungsschalter in BOTTOM-Position abgeleiteten Spannungen dient.

Hierzu 3 Seite(n) Zeichnungen

- Leerseite -

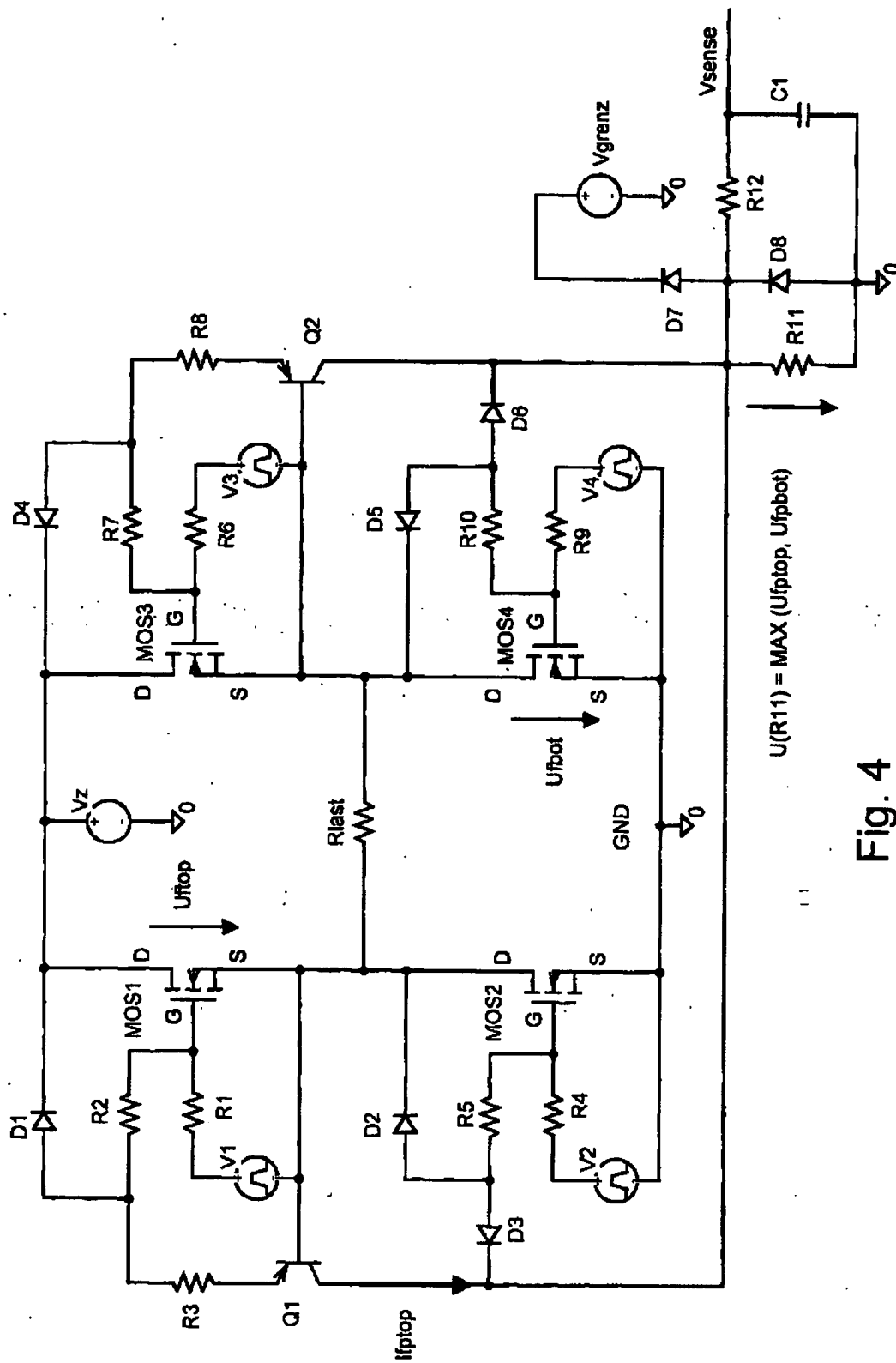


Fig. 4

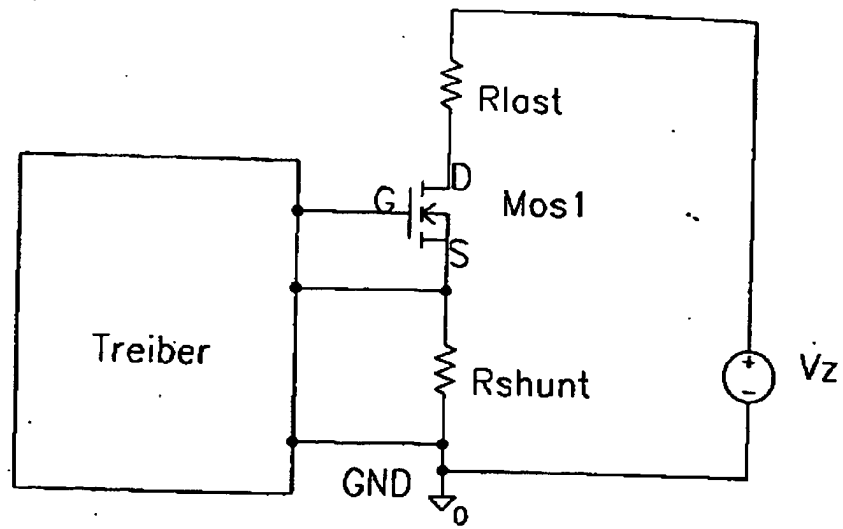


Fig. 1

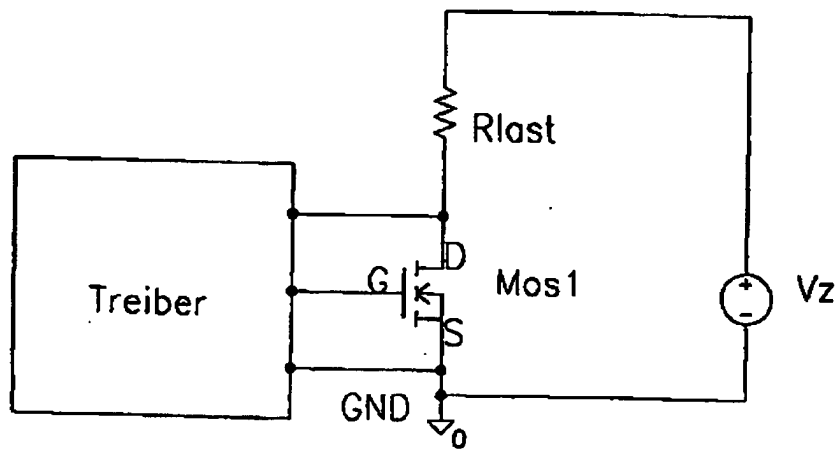


Fig. 2

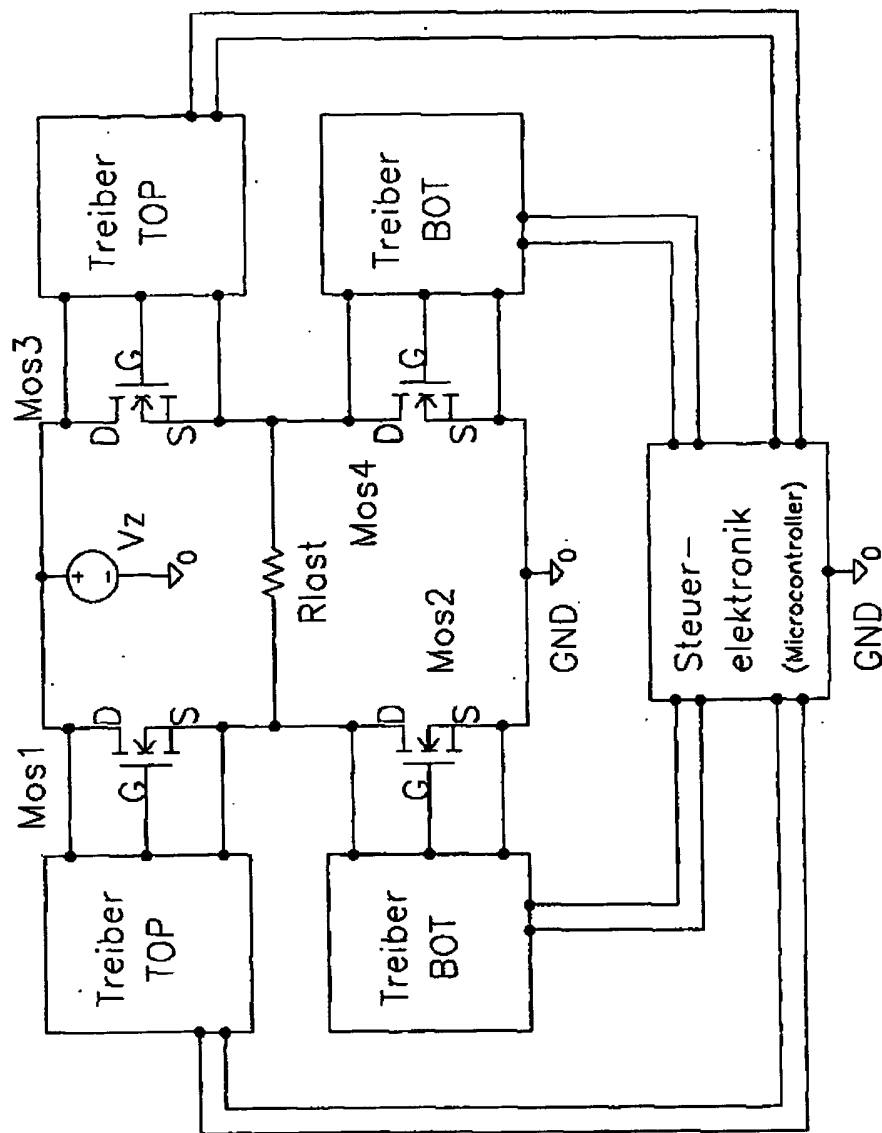


Fig. 3